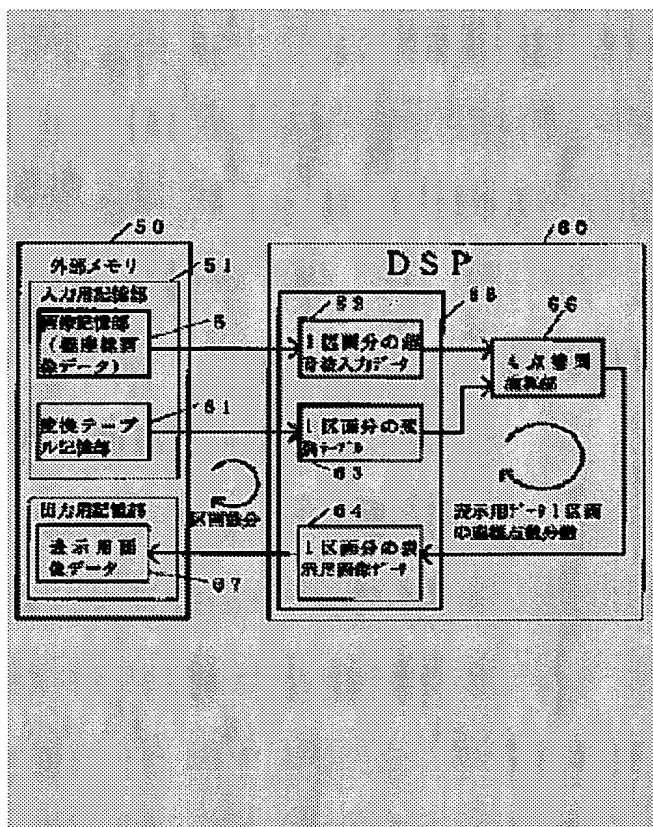


COORDINATE TRANSFORMATION DEVICE

Patent number: JP2000339441
Publication date: 2000-12-08
Inventor: YAMAMOTO HIROYUKI; MOTOI TOMOYUKI; KODAMA MASASHIO
Applicant: KANDA TSUSHIN KOGYO KK
Classification:
- international: G06T1/00; A61B8/00
- european:
Application number: JP19990149376 19990528
Priority number(s): JP19990149376 19990528

Abstract of JP2000339441

PROBLEM TO BE SOLVED: To provide a coordinate transformation device which executes a transformation processing at high speed and executes the transformation processing at high speed even if the capacity of a storage part incorporated in DSP is small. **SOLUTION:** A means taking in a transformation table where one display screen is divided into plural divisions and a coordinate point on a polar coordinate, which corresponds to respective coordinate points on an orthogonal coordinate in one division selected among the plural divisions, is shown and input data on the respective coordinate points on the polar coordinate, which are displayed on the transformation table, into DSP 60 from a storage part out of DSP 60, an interpolation operation means obtaining data on the respective coordinate points in the orthogonal coordinate of the selected division by using the conversion table from input data of the polar coordinate in DSP 60, a means outputting data on the whole coordinate points on the orthogonal coordinate of the division, which is obtained by the interpolation operation means, to the storage part out of DSP 60 are executed on all divisions obtained by repetitive division. The picture values of all the coordinate points on the orthogonal coordinate of one display screen are stored in the storage part.



Data supplied from the **esp@cenet** database - Worldwide

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-339441

(P2000-339441A)

(43) 公開日 平成12年12月8日 (2000.12.8)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

G 0 6 T 1/00

G 0 6 F 15/62

3 9 0 D 4 C 3 0 1

A 6 1 B 8/00

A 6 1 B 8/00

5 B 0 5 7

審査請求 未請求 請求項の数1 O L (全5頁)

(21) 出願番号 特願平11-149376

(22) 出願日 平成11年5月28日 (1999.5.28)

(71) 出願人 000192796

神田通信工業株式会社

東京都品川区西五反田2丁目23番2号

(72) 発明者 山本 裕幸

東京都品川区西五反田二丁目23番2号 神

田通信工業株式会社内

(72) 発明者 本井 知之

東京都品川区西五反田二丁目23番2号 神

田通信工業株式会社内

(72) 発明者 児玉 眞塩

東京都品川区西五反田二丁目23番2号 神

田通信工業株式会社内

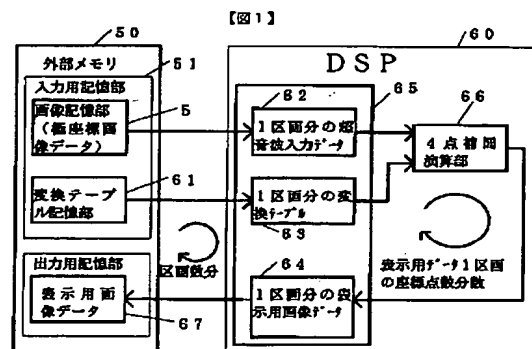
最終頁に続く

(54) 【発明の名称】 座標変換装置

(57) 【要約】

【目的】 変換処理を高速に行うこと、またDSP内蔵の記憶部の容量が少ない場合でも変換処理を高速に行う座標変換装置の提供。

【構成】 一表示画面を複数の区画に分割し、複数の区画のうち選択した一つの区画の直交座標上の各座標点に対応する極座標上の座標点を示す変換テーブルと、前記変換テーブルに表示される極座標上の各座標点の入力データとをDSP外の記憶部からDSP内の記憶部に取り込む手段、DSP内で極座標の入力データから前記変換テーブルを用いて前記選択した区画の直交座標における各座標点のデータを求める補間演算手段、その補間演算手段により求めた前記区画の直交座標上の全座標点のデータをDSP外の記憶部に出力する手段、上記各手段を繰り返し分割した区画全てに実施することで前記一表示画面の直交座標上の全ての座標点の画像値を前記記憶部に格納するようにした。



【特許請求の範囲】

【請求項 1】 一表示画面を複数の区画に分割し、複数の区画のうち選択した一つの区画の直交座標上の各座標点に対応する極座標上の座標点を示す変換テーブルと、前記変換テーブルに表示される極座標上の各座標点の入力データとを DSP 外の記憶部から DSP 内の記憶部に取り込む手段、DSP 内で極座標の入力データから前記変換テーブルを用いて前記選択した区画の直交座標における各座標点のデータを求める補間演算手段、その補間演算手段により求めた前記区画の直交座標上の全座標点のデータを DSP 外の記憶部に出力する手段、上記各手段を繰り返し分割した区画全てに実施することで前記一表示画面の直交座標上の全ての座標点の画像値を前記記憶部に格納するようにしたことを特徴とする座標変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は超音波診断装置において検査体の断層面を扇状に走査して得た極座標データを CRT 等表示装置に表示させるため直交座標データに変換する座標変換装置に関する。

【0002】

【従来の技術】本発明の座標変換装置の一実施対象である超音波診断装置は図 2 のような構成となっている。この装置の座標変換処理部 6 において、従来はデジタル・シグナル・プロセッサ（以下 DSP という）内の記憶部であるキャッシュメモリに一表示画面分の極座標上の全画像データを取り込み、順次極座標—直交座標変換処理を行い表示装置のデータを作成していた。また、座標変換処理部として図 3 に示すように DSP がデータバスを通して外部記憶部である DRAM から全画像データを取り込んでいる。

【0003】

【発明が解決しようとする課題】しかし、DSP に内蔵しているキャッシュメモリ容量が少ない場合、データの取り込みを行うために外部のデータバスを何回も経由する必要があり変換処理全体に時間がかかるものであった。

【0004】本発明の目的は、この変換処理を高速に行うこと、また DSP 内蔵の記憶部の容量が少ない場合でも変換処理を高速に行う座標変換装置の提供にある。

【0005】

【課題を解決するための手段】この目的を達成するため、本発明の構成を以下のようにした。

（1）一表示画面を複数の区画に分割し、複数の区画のうち選択した一つの区画の直交座標上の各座標点に対応する極座標上の座標点を示す変換テーブルと、前記変換テーブルに表示される極座標上の各座標点の整数部分の入力データとを DSP 外の入力用記憶部から DSP 内の記憶部に取り込む手段、DSP 内で極座標の入力データ

から前記変換テーブルを用いて前記選択した区画の直交座標における各座標点のデータを求める補間演算手段、その補間演算手段により求めた前記区画の直交座標上の全座標点のデータを DSP 外の出力用記憶部に出力する手段、上記各手段を繰り返し分割した区画全てに実施することで前記一表示画面の直交座標上の全ての座標点の画像値を前記出力用記憶部に格納するようにした座標変換装置。

【0006】

【作用】変換テーブルを作成することで、変換について演算することを必要としないし、また DSP 内だけで処理できるように表示画面を分割するようにしたため DSP 外部のデータバス使用を最小限にして処理速度をあげることができた。また、DSP 内のメモリ容量も少なくても高速の変換処理を行うようにしてある。

【0007】

【実施例】図 1 は、本発明の一実施例である座標変換装置のブロック図である。図 2 は、超音波診断装置のブロック図である。図 3 は DSP の接続図、図 4 は表示画面を 64 分割した分割画面である。図 5 は極座標上で入力超音波データが有る点を示す図、図 6 は極座標と直交座標を示す図である。図 7 は直交座標の座標点の画像値を極座標の座標点の画像値から求める方法を示す図、図 8 は 4 点補間する概念図、図 9 は座標変換装置の動作フロー図である。

【0008】超音波探触子 1 が送受信回路により被検査体に超音波を発射するとともに、反射してきた超音波を受信することで断層面を扇状に走査する。反射波は検波回路 3 にて整相、検波処理を受けた後 A/D 変換部 4 にてデジタル信号の画像データに変換され、さらに画像記憶部 5 に格納される。次に画像記憶部 5 の画像データは極座標上のデータのため座標変換処理部 6 で直交座標上のデータに変換され D/A 変換器 7 でアナログ信号に変換された後表示部 8 で断層像として表示される。

【0009】図 2 の座標変換処理部 6 他の構成を図 1 に示す。60 は DSP、50 は DSP 60 の外部にある外部メモリで図 3 の DRAM に該当する。51 は入力用記憶部、5 は図 2 で述べた画像記憶部、61 は変換テーブル記憶部、67 は出力用記憶部で表示用画像データを記憶する。62 は 1 区画分の超音波データを記憶する入力データ記憶部、63 は 1 区画分の変換テーブルを記憶する変換テーブル記憶部、64 は 1 ブロック分の表示用画像データを記憶する表示用画像データ記憶部、65 は DSP 60 内のキャッシュメモリである内部記憶部、66 は 4 点補間演算処理を行う補間演算処理部である。図 3 の 68 は DSP 60 が外部メモリ 50 とデータのやり取りを行うデータバスである。

【0010】まず超音波探触子 1 で得られた極座標の入力データを表示のため直交座標にのせかえる方式を説明する。最初に極座標の原点と直交座標の原点を合わせて

おく。図 6 (1) のように極座標における各点の位置は原点からの距離 R と角度 θ で表示される。一方図 6

(2) のように直交座標における各点の位置は原点からの水平の距離 X と垂直方向の距離 Y で表示される。極座標の入力データとしては図 5 で示すように R と θ との交点になる場所の画像入力データが存在する。

【0011】1 フレーム（一表示用画面）は図 4 に示すように横 $512 \times$ 縦 512 個の画素で構成されている。一表示画面を $8 \times 8 = 64$ 分割し各区画毎に処理を行う。1 区画は 64×64 の画素から構成される。図 7

(1) に示す極座標と対応する直交座標の 1 区画は説明上見易いように画素の数を少なく表示している。この 1 区画の各画素に対応する座標点の表示用の各画像値を極座標の入力データから 4 点補間演算で求めるには a , b , c , d 点で囲まれた各極座標の画像入力データが必要となる。

【0012】次に図 7 (2) を用いて 4 点補間演算を行い極座標の入力データから直交座標の表示用の出力データに変換する手順を説明する。図 7 (2) は図 7 (1) の R , $R+1$, θ , $\theta+1$ で囲まれた部分を示している。直交座標の 1 点 P は極座標のどの位置に該当するかを求めると原点からの距離 $R+\Delta R$ また向きは $\theta+\Delta \theta$ の位置にあることが判る。なお、 ΔR と $\Delta \theta$ は 0 から 1 の間の値をとる。すなわち R と θ は整数成分、 ΔR と $\Delta \theta$ は小数成分ということができる。入力画像データは極座標上の R と θ の整数成分の線が交わる点のところに存在するため P 点を取り囲む整数となる R と $R+1$ と θ , $\theta+1$ の線が交わる 4 点 e , f , g , h の入力画像値から P 点の画像値を次のような式 1 を用いて補間演算して求める。点 e , f , g , h の画像値は各々 E , F , G , H とする。

【0013】

【式 1】 P 点の画像値 $= E \times (1 - \Delta \theta) \times (1 - \Delta R) + F \times \Delta \theta \times (1 - \Delta R) + G \times (1 - \Delta \theta) \times \Delta R + H \times \Delta \theta \times \Delta R$

【0014】このようにして直交座標の $P(X, Y)$ 点の画像値が求められる。この 4 点補間演算の概念図を図 8 に表す。この補間演算を繰り返し選んだ区画の直交座標上の全ての座標点の画像値を得ることができ、さらに区画の選択を繰り返し、全ての区画で補間演算を繰り返して完全な一表示用画像データを求めることができる。

【0015】次に図 9 のフローチャートに基づいて図 1 の変換装置の動作を説明する。

1 外部メモリ 50 の入力記憶部 51 にある変換テーブル記憶部 61 から N 番目 (N は整数で 1 から 64 までの値をとる) の区画の直交座標-極座標変換テーブル、すなわち当該区画の 64×64 直交座標点とこれに対応する極座標点とを対応させた変換テーブル 63 を DSP 60 の内部記憶部 65 に読み込む。外部メモリ 50 の入力記憶部 51 にある画像記憶部 5 から N 番目の区画の直交座

標点全ての画像値を求めることができる 1 区画分の極座標対応の超音波入力データを DSP 60 の内部記憶部 65 に読み込む。

【0016】3 次に変換テーブルから直交座標の座標点毎に対応する極座標の座標点を求め、この極座標点の画像値を入力データから補間演算を行い、表示用画面としての 1 画素点の画像値を得る。具体的にはつぎのように行う。直交座標の点 $P(X, Y)$ は変換テーブル 63 から極座標の点 $P(R+\Delta R, \theta+\Delta \theta)$ として表示される。 R , θ は整数であり図 5 で示すように R と θ が交わる場所に入力データが存在する。 ΔR と $\Delta \theta$ は 0 から 1 の間の値をとる小数である。よって上記した 4 点補間演算の式 1 により e , f , g , h の各画像値 E , F , G , H から図 7 (2) で示す極座標 p 点 ($R+\Delta R, \theta+\Delta \theta$) の座標値が得られる。これはすなわち直交座標の p 点 (X, Y) の画像値である。同様にして図 7

(1) で示す画像値を a , b , c , d の範囲の極座標データを用い 1 区画の画素点全てについて繰り返し補間演算をして選択した 1 区画の直交座標の画像データを得、内部記憶部 65 に格納する。

【0017】4 内部記憶部 65 に 1 区画分のデータが格納されると外部メモリ 50 の出力用記憶部 67 にデータバスを通して表示用画像データとして出力される。以上のようにして 1 区画分の処理が行われたが、この処理が全区画分 64 区画分が行われることで出力記憶部 67 は一表示画面用の画像データが格納される。この後は超音波診断装置で説明したように D/A 変換器 7 でアナログ信号に変換された後、表示部 8 で断層画面が表示されることとなる。

【0018】従来は表示画面を分割することなしに 4 点補間演算処理をしていたため、DSP 外部メモリとのデータのやり取りが多くまた外部メモリを頻繁に使用するため DSP 外のデータバスを使用する処理となり、処理時間を多く必要とした。これに対し本発明は一表示画面を複数区画に分割し、外部メモリとのアクセスは 1 区画ずつまとめて行い、後は DSP 内の内部記憶部のデータを使用して処理することで処理時間を短縮することができる。

【0019】

【発明の効果】変換処理速度を速くすることができるので本発明の変換処理装置を使用する超音波診断装置等の応答が速くなり使い勝手が良くなる。また DSP 内蔵のメモリ容量が少なくても高速に処理することが可能である。

【図面の簡単な説明】

【図 1】 座標変換装置のブロック図

【図 2】 超音波診断装置のブロック図

【図 3】 DSP の接続図

【図 4】 表示画面を 64 分割した分割画面

【図 5】 極座標上で入力超音波データが有る点を示す

図

【図6】 極座標と直角座標を示す図

【図7】 直角座標の座標点の画像値を極座標の座標点の画像値から求める方法を示す図

【図8】 4点補間演算の概念図

【図9】 座標変換装置の動作フロー図

【符号の説明】

50 外部メモリ

51 入力用記憶部

5 画像記憶部

60 DSP

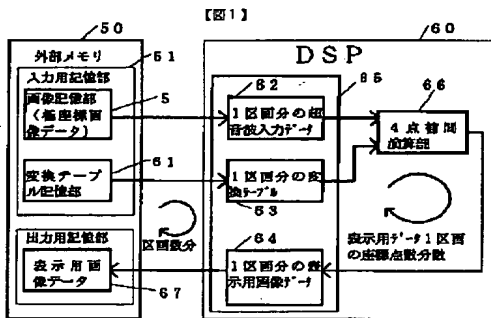
61 変換テーブル記憶部

65 内部記憶部

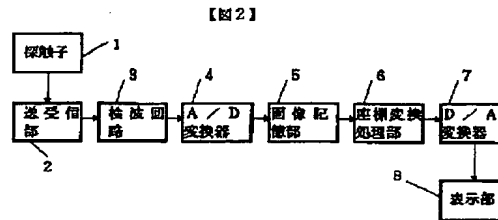
66 4点補間演算部

67 出力記憶部

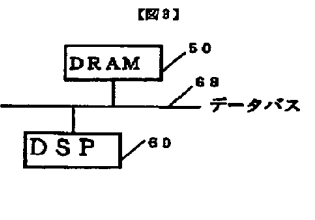
【図1】



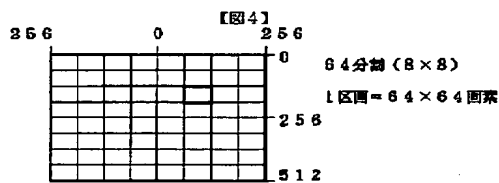
【図2】



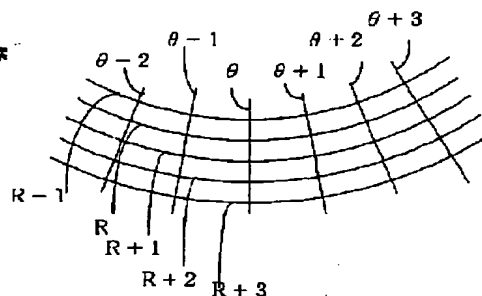
【図3】



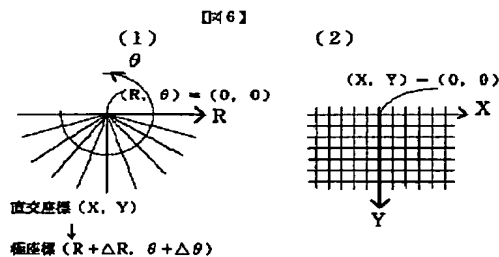
【図4】



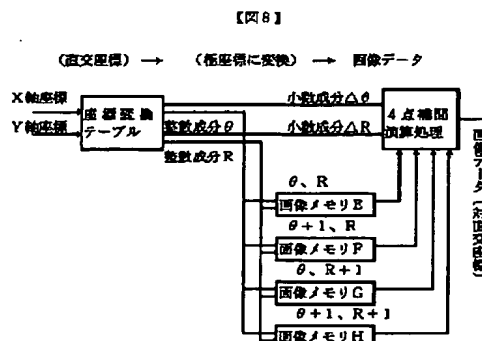
【図5】



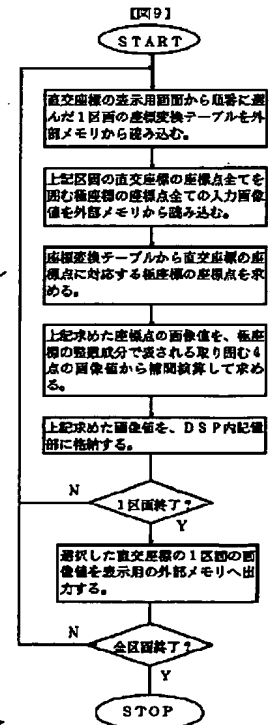
【図6】



【図8】



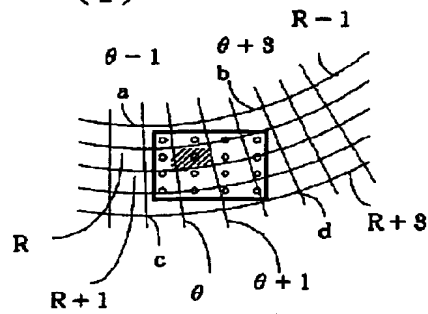
【図9】



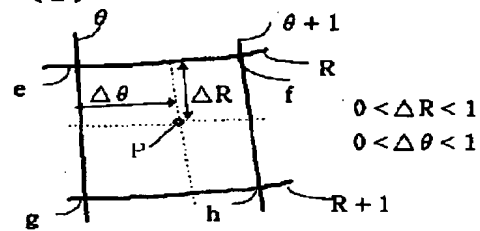
【図7】

【図7】

(1)



(2)



フロントページの続き

Fターム(参考) 4C301 BB02 EE10 HH51 JB03 JB04
 JC01 JC20 LL02 LL05 LL20
 5B057 AA07 BA05 CA08 CA12 CA16
 CB08 CB12 CB16 CC02 CD20
 CH01 CH07 CH11